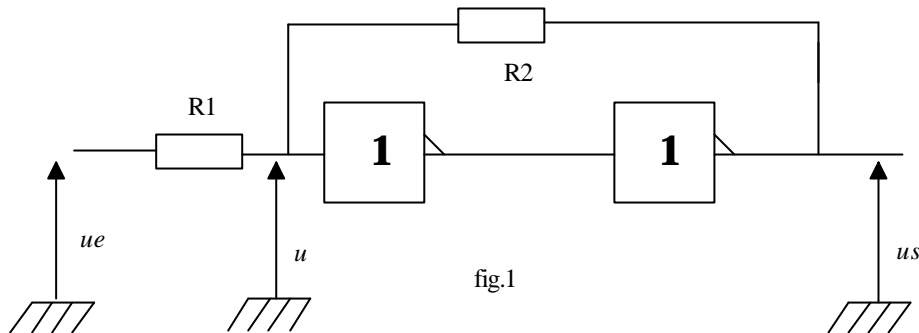


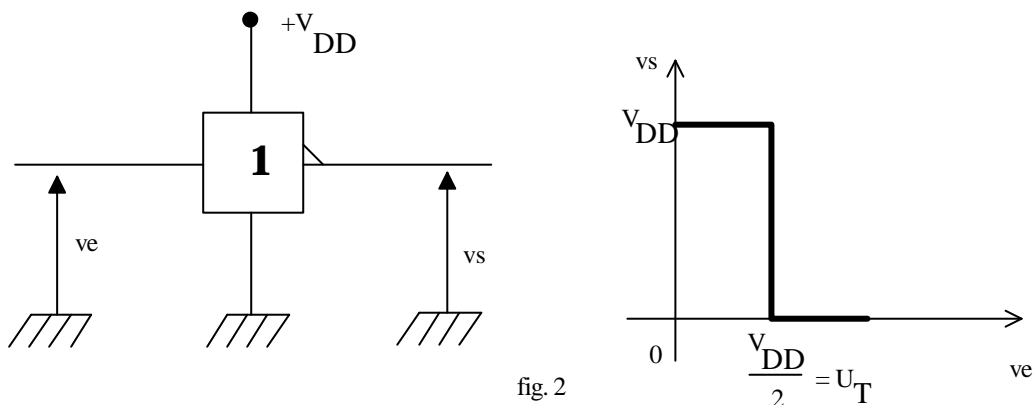
## Comparateur à hystérésis à CMOS: Formule 60

Les courants d'entrée des inverseurs sont négligés.

1) Tracer la caractéristique de transfert  $u_s(u)$  des deux inverseurs logiques mis en cascade (fig. 1):



La caractéristique de transfert d'un inverseur est rappelée fig. 2:



2) Donner l'expression de la tension  $u$  en fonction des grandeurs  $u_e$ ,  $u_s$ ,  $R_1$  et  $R_2$ .

3) Initialement  $u_s = 0$ . La tension  $u_e$  croît. Soit  $U_2$  la valeur de  $u_e$  pour laquelle  $u = U_T$ .

Calculer  $U_2$  en fonction de  $V_{DD}$ ,  $R_1$  et  $R_2$ .

4) Initialement  $u_s = V_{DD}$ . La tension  $u_e$  décroît. Soit  $U_1$  la valeur de  $u_e$  pour laquelle  $u = U_T$ .

Calculer  $U_1$  en fonction de  $V_{DD}$ ,  $R_1$  et  $R_2$ .

5) Calculer l'hystérésis  $\Delta U$  du comparateur.

6) Calculer le centre  $U_C$  du cycle.

7) Tracer le cycle d'hystérésis  $u_s(u_e)$  pour  $R_1 = R_2$ .

8) Déterminer la réponse  $u_s$  pour une commande harmonique:

$$u_e = V_{DD} \sqrt{2} \sin \omega t \quad \text{avec } R_1 = R_2.$$

